



DU562 数据手册

高性能 Audio DSP

版本

日期	版本	描述
2018/11	V0.1	第一版



目录

1. 概述.....	1
2. 功能模块和信号流图.....	2
3. 引脚定义和描述.....	3
4. 引脚描述.....	4
5. 芯片电气特性.....	6
5.1. 芯片使用条件.....	6
5.2. 数字 IO 电特性.....	6
5.3. 音频性能.....	6
5.4. 典型模式下的功耗.....	7
6. 封装尺寸.....	8
7. 存储和焊接.....	9
8. 声明.....	10
9. 技术支持.....	11

图

图 1 . 功能模块和信号流图.....	2
图 2 . 芯片引脚定义.....	3
图 3 . 封装形式和尺寸.....	8

表

表 1 芯片引脚说明.....	4
表 2 芯片推荐使用条件.....	6
表 3 数字 IO 直流特性.....	6
表 4 数字 IO 驱动力和上下拉特性.....	6
表 5 Audio DAC 性能@44.1KHz.....	6
表 6 Audio ADC 性能, LINEIN 通道@44.1KHz.....	7
表 7 Audio ADC 性能, MIC 通道@44.1KHz.....	7
表 8 典型模式下的功耗.....	7



1. 概述

音频接口

- 4 路 Audio-ADC, SNR \geq 94dB, 采样率支持:
8KHz / 11.025KHz / 12KHz / 16KHz /
22.05KHz / 24KHz / 32KHz / 44.1KHz / 48KHz
- 支持 2 路模拟麦克风 (MIC3, MIC4)
- 模拟 LINEIN 支持单端输入或差分输入
- 3 路 Audio DAC, SNR \geq 105dB, 采样率支持:
8KHz / 11.025KHz / 12KHz / 16KHz /
22.05KHz / 24KHz / 32KHz / 44.1KHz / 48KHz
- 支持直驱 16 Ω 或 32 Ω 耳机, 最大输出功率
40mW
- 2 个全双工 I2S, 8~192KHz 采样率, 最大有效
位宽 32bits
- 1 个 S/PDIF 输入接口

音频 DSP 算法

- 回声 (Echo)
- 混音 (Reverb)
- 3D 环绕 (MV3D)
- 虚拟低音 (MVBASS)
- 电音/变调/变声
- 参量均衡器 (EQ)
- 动态范围压缩 (DRC)
- 噪声抑制 (Noise Suppressor)
- 相位控制 (Phase Control)
- 移频 (防啸叫) (Frequency Shifter)
- 啸叫侦测及抑制 (Howling Detector &
Suppressor)

控制和选择接口

- 用于对接主控 MCU 的接口: I2C 从机接口 @
max.400KHz, 或者 UART 接口 @ 115200。通
过 MOD0 选择脚控制

- 或者 USB 2.0 全速 (OTG) 接口对接 PC 调试
工具。通过 MOD1 选择脚控制

调音工具

- ACPWorkbench 上位机工具, 支持实时地通路
配置、音效开关和音效参数调整
- 支持配置数据导出

电源、时钟和复位

- DC 3.3V~5V 电源供电 @ LDOIN
- 芯片内置 5V 转 3.3V, 3.3V 转 1.2V 的 LDO
- 支持 12MHz 晶体或者外部 12M 时钟直接输入
@ HOSC_XI
- 内置 POR (Power on Reset), LVD (低电压
检测) 和 Watchdog

外设

- 2 个 GPIO 口, 可被主控 MCU 控制
- 1 个全双工 UART @ max.3Mbps, 用于 log 输
出

ESD

- 芯片 HBM 模型 ESD \geq 4KV

封装和工作温度

- LQFP48 (7mm x 7mm)
- 环境工作温度: -40 $^{\circ}$ C 到 85 $^{\circ}$ C

应用领域

- 便携式蓝牙、Wi-Fi 音箱
- 便携式耳机
- 汽车和家用音响

2. 功能模块和信号流图

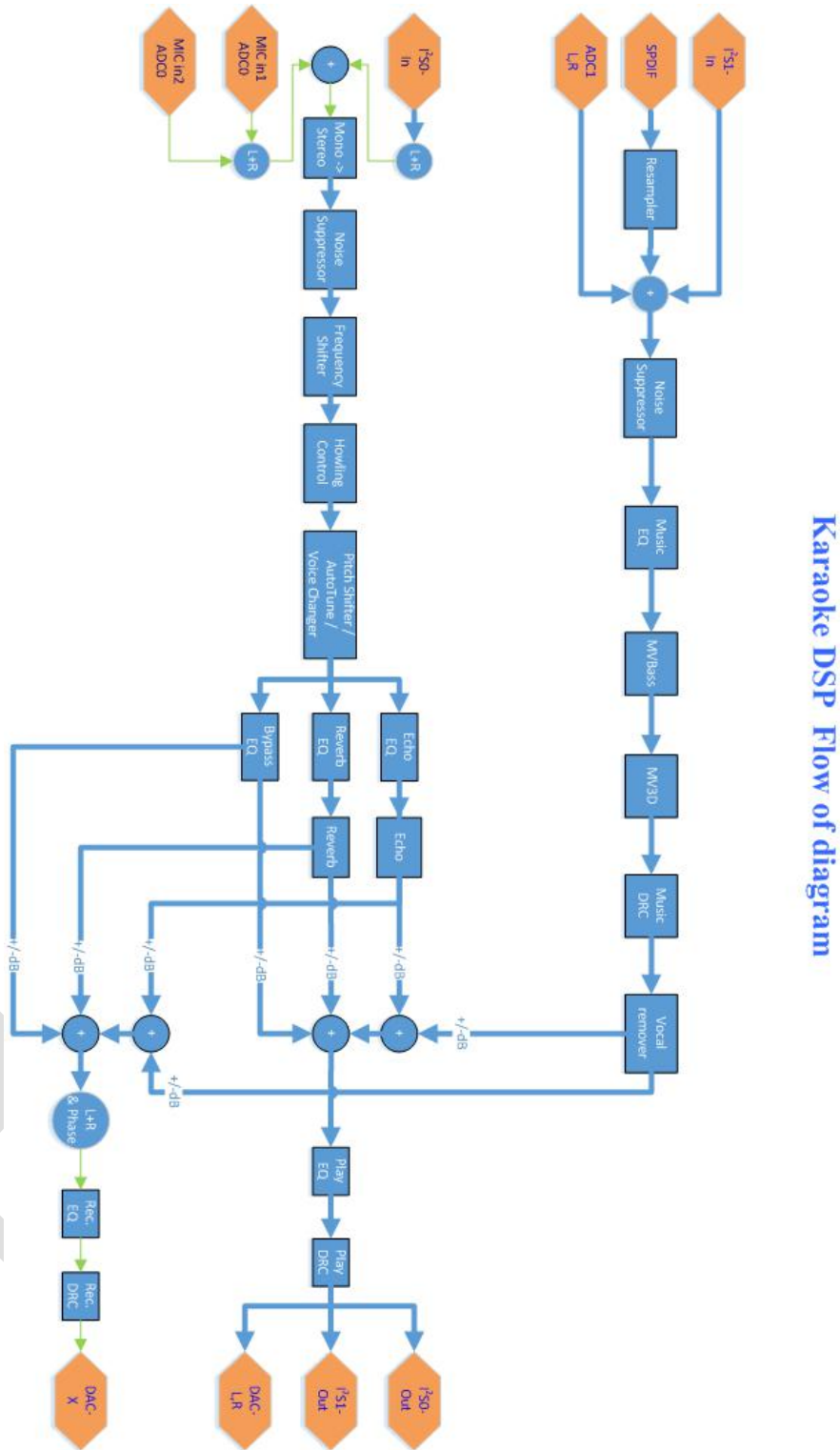


图 1. 功能模块和信号流图



3. 引脚定义和描述

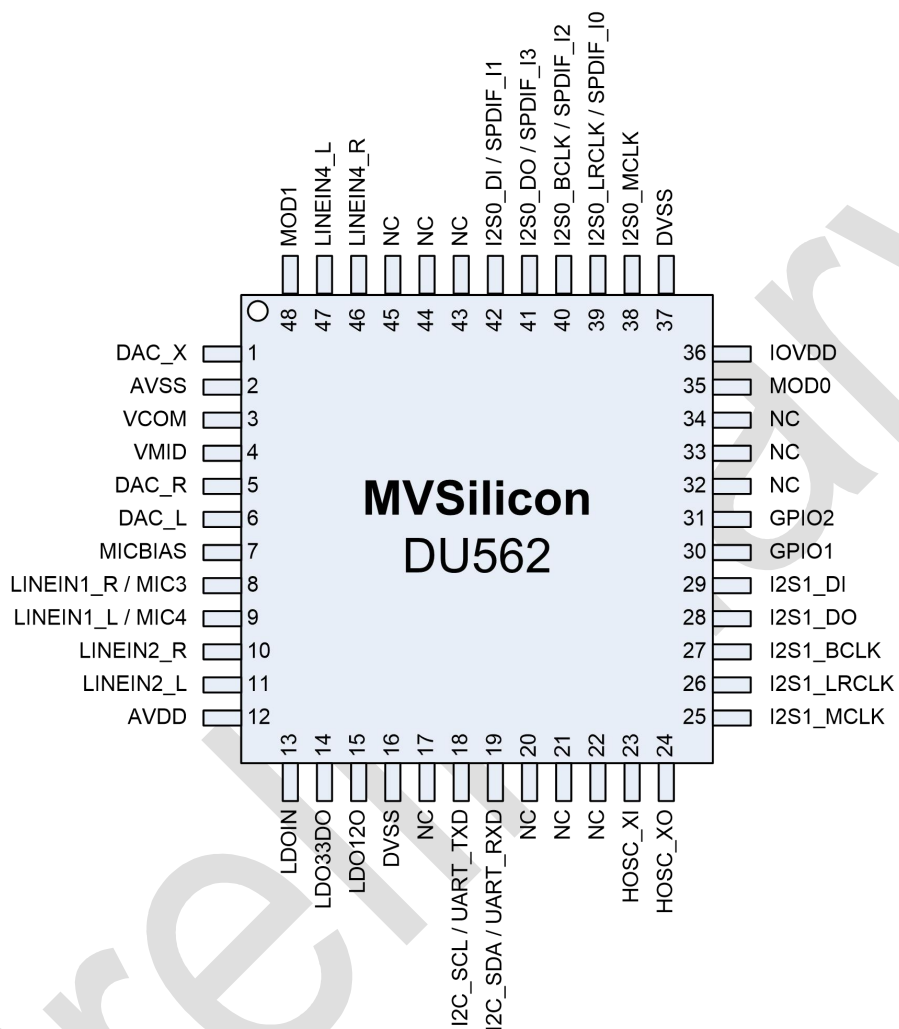


图 2. 芯片引脚定义



4. 引脚描述

表 1 芯片引脚说明

管脚名称	编号	类型	描述
Audio CODEC 接口			
DAC_X	1	AO	音频输出 X 声道
VCOM	3	AO	DAC 输出共模电平
VMID	4	AI	音频模块内部电压基准，外接滤波电容
DAC_R	5	AO	音频输出 R 声道
DAC_L	6	AO	音频输出 L 声道
MICBIAS	7	AO	给 MIC 提供电压偏置
LINEIN1_R / MIC3	8	AI	模拟音频 1 输入 R 声道或者 MIC3 输入
LINEIN1_L / MIC4	9	AI	模拟音频 1 输入 L 声道或者 MIC4 输入
LINEIN2_R	10	AI	模拟音频 2 输入 R 声道
LINEIN2_L	11	AI	模拟音频 2 输入 L 声道
LINEIN4_R	46	AI	模拟音频 4 输入 R 声道
LINEIN4_L	47	AI	模拟音频 4 输入 L 声道
控制与选择接口			
I2C_SCL / UART_TXD	18	I/O	I ² C clock 或 UART TXD
I2C_SDA / UART_RXD	19	I/O	I ² C data 或 UART RXD
GPIO1	30	I/O	GPIO1
GPIO2	31	I/O	GPIO2
MOD0	35	I	与主控 MCU 通讯接口选择，0: I2C 接口；1: UART 接口
MOD1	48	I	0: 选择 PC 音效调试模式 1: 选择主控 MCU 控制模式
I²S 和 SPDIF 接口			
I²S1_MCLK	25	I/O	I ² S channel-1 MCLK in / out
I²S1_LRCLK	26	I/O	I ² S channel-1 sync
I²S1_BCLK	27	I/O	I ² S channel-1 data clock
I²S1_DO	28	I/O	I ² S channel-1 data out
I²S1_DI	29	I/O	I ² S channel-1 data in
I²S0_MCLK	38	I/O	I ² S channel-0 MCLK in / out
I²S0_LRCLK / SPDIF_I0	39	I/O	I ² S channel-0 sync 或 SPDIF 输入 0
I²S0_BCLK / SPDIF_I2	40	I/O	I ² S channel-0 data clock 或 SPDIF 输入 2
I²S0_DO / SPDIF_I3	41	I/O	I ² S channel-0 data out 或 SPDIF 输入 3
I²S0_DI / SPDIF_I1	42	I/O	I ² S channel-0 data in 或 SPDIF 输入 1
晶体/时钟接口			
HOSC_XI	23	I	12MHz crystal oscillator input for PLL



HOSC_XO	24	O	12MHz crystal oscillator output for PLL
			Power/Ground
AVSS	2	GND	模拟地
AVDD	12	PWR	模拟电源输入
LDOIN	13	PWR	芯片总电源输入
LDO33DO	14	PWR	数字域 3.3V 电源输出
LDO12O	15	PWR	Core 电源外接滤波电容管脚
DVSS	16, 37	GND	数字地
IOVDD	36	PWR	IO 电源输入脚
			MISC pins
NC	17, 20, 21, 22, 32, 33, 34, 43, 44, 45		NOT connect

注：SPDIF 输入通道，同一时刻只能激活其中一路。



5. 芯片电气特性

5.1. 芯片使用条件

表 2 芯片推荐使用条件

参数	标识	最小	典型	最大	单位
环境工作温度		-40		85	°C
芯片电源输入范围	LDOIN	3.3		5	V
模拟模块电源	AVDD		3.3		V
内置 LDO 数字模块电源	LDO33DO		3.3		V
Core 工作电压	LDO12O		1.2		V

5.2. 数字 IO 电特性

表 3 数字 IO 直流特性

符号	含义	最小	典型	最大	单位	测试条件
VIH	输入高电平	2.2		3.6	V	LDO33DO=3.3V
VIL	输入低电平	-0.3		1.0	V	LDO33DO=3.3V
IL	输入漏电流	-10		10	μA	
VOH	输出高电平	3.0			V	@IOH=8mA
VOL	输出低电平			0.3	V	@IOL=8mA

表 4 数字 IO 驱动力和上下拉特性

名称	对应端口	普通	增强	单位	测试条件
驱动力	所有 IO	8		mA	LDO33DO=3.3V, 典型

5.3. 音频性能

表 5 Audio DAC 性能@44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				20	bits
采样率		8		48	KHz
动态范围	@Fin=1KHz, -60dBFS, A-Weighted		98		dB
SNR	@Fin=1KHz, 0dBFS, A-Weighted		105		dB
THD+N	@Fin=1KHz, -6dBFS, A-Weighted		-81		dB
输出摆幅			1.067		Vrms
内部通道增益失配			0.027		dB
群延时			756		μs
相位偏差			0.285		degree
串扰 (L/R)			-119		dB



表 6 Audio ADC 性能, LINEIN 通道@44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				16	bits
采样率		8		48	KHz
模拟增益控制范围		-44		12	dB
输入阻抗			15		kΩ
动态范围	No Filter @Fin=1KHz		93		dB
	A-Weighted @ Fin=1KHz		95		dB
SNR	No Filter @900mVrms, Fin=1KHz		92		dB
	A-Weighted @900mVrms, Fin=1KHz		94		dB
THD+N	@900mVrms, Fin=1KHz		-88		dB
内部通道增益失配			0.033		dB
群延时			680		us
串扰 (L/R)			-99.3		dB

表 7 Audio ADC 性能, MIC 通道@44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				16	bits
采样率		8		48	KHz
模拟增益控制范围	不使用 GainBoost	-20		39.6	dB
	使用 GainBoost	-20		59.6	dB
输入阻抗			4		kΩ
动态范围	No Filter		92		dB
	A-Weighted		94		dB
SNR	No Filter		91		dB
	A-Weighted		93		dB
THD+N	不使用 GainBoost		-85		dB
	使用 GainBoost		-80		dB
内部通道增益失配			0.12		dB
群延时			680		us
串扰 (L/R)			-110		dB

5.4. 典型模式下的功耗

表 8 典型模式下的功耗

典型模式	电流	条件
IDLE	T.B.D	无任何通路选中, 不启用任何 DSP 音效
Audio ADC - DAC 典型	T.B.D	从 LINEIN 进入 Audio ADC, 启用图 1 所示处理流程和音效, 从 Audio DAC 输出, 无耳机等负载

6. 封装尺寸

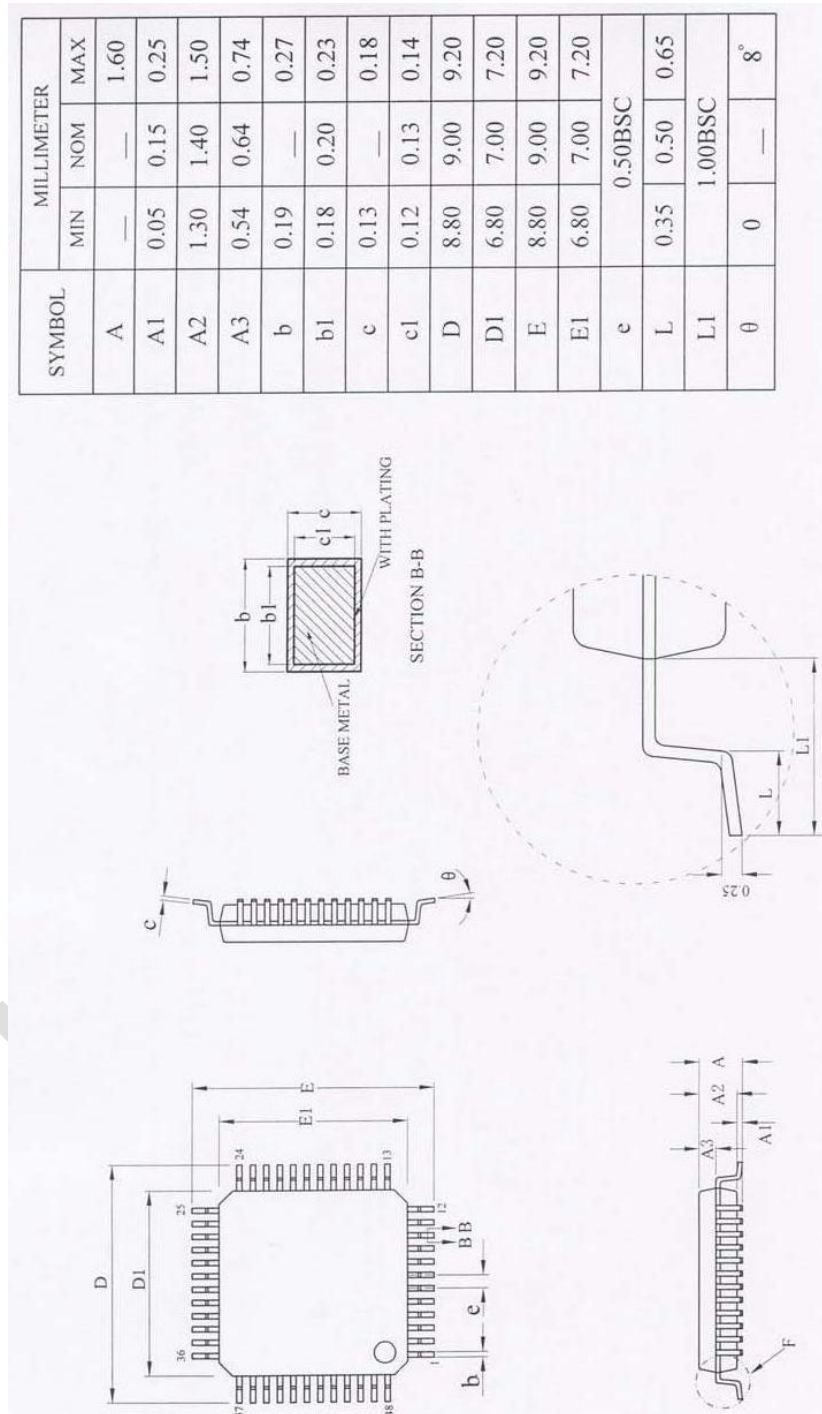


图 3. 封装形式和尺寸



7. 存储和焊接

存储温度范围：-65 到 150 摄氏度。

DU562 is a moisture sensitive component. The moisture sensitivity classification is **Class 3**.

It's important that the parts are handled under precaution and a proper manner.

The handling, baking and out-of-pack storage conditions of the moisture sensitive components are described in IPC/JEDC S-STD-033A.

The Technologies recommends utilizing the standard precautions listed below.

1. Calculated shelf life in Sealed Bag: 12 months at <math><40^{\circ}\text{C}</math> and <math><90\%</math> relative humidity (RH)
2. Peak Package Body Temperature: 250°C
3. After bag is opened, devices that will be subjected to reflow solder of other high temperature process must be:
 - a. Mounted within 168 hours of factory condition $\leq 30^{\circ}\text{C}$ / 60% RH
 - b. Stored at <math><10\%</math> RH if not used
4. Devices require baking, before mounting if:
 - a. Humidity indicator card is >10% when read at $23\pm 5^{\circ}\text{C}$ immediately after moisture barrier bag is opened
 - b. Items 3a or 3b is not met
5. If baking is required, please refer to J-STD-033 standard for low temperature (40°C) baking requirement in Tape/Reel form.



8. 声明

All information and data contained in this document are without any commitment, are not to be considered as an offer for conclusion of a contract, nor shall they be construed as to create any liability. Any new issue of this document invalidates previous issues. Product availability and delivery are exclusively subject to our respective order confirmation form; the same applies to orders based on delivered development samples delivered. By this publication, Shanghai Mountain View Silicon Co., Ltd. (“MVSILICON”) does not assume responsibility for patent infringements or other rights of third parties that may result from its use.

No part of this publication may be reproduced, photocopied, stored in a retrieval system, or translated in any form or by any means, electronic, mechanical, manual, optical, or otherwise, without the prior written permission of Shanghai Mountain View Silicon Co., Ltd.

Shanghai Mountain View Silicon Co., Ltd. assumes no responsibility for any errors contained herein.



9. 技术支持

上海山景集成电路股份有限公司
Shanghai Mountain View Silicon Co Ltd

网站支持: <http://www.mvsilicon.com>

技术论坛:

电子邮件: support@mvsilicon.com

移动端:

上海总部:

上海浦东新区张江路 1238 弄恒越国际大厦 3 号楼 4C

邮编: 201203

电话: 86-21-68549851/68549853/68549857/50938107

传真: 86-21-58992765

深圳销售和 FAE 办事处:

广东省深圳市福田区商报路商报大厦 6A

邮编: 518034

电话: 86-755-83522955

传真: 86-755-83522957